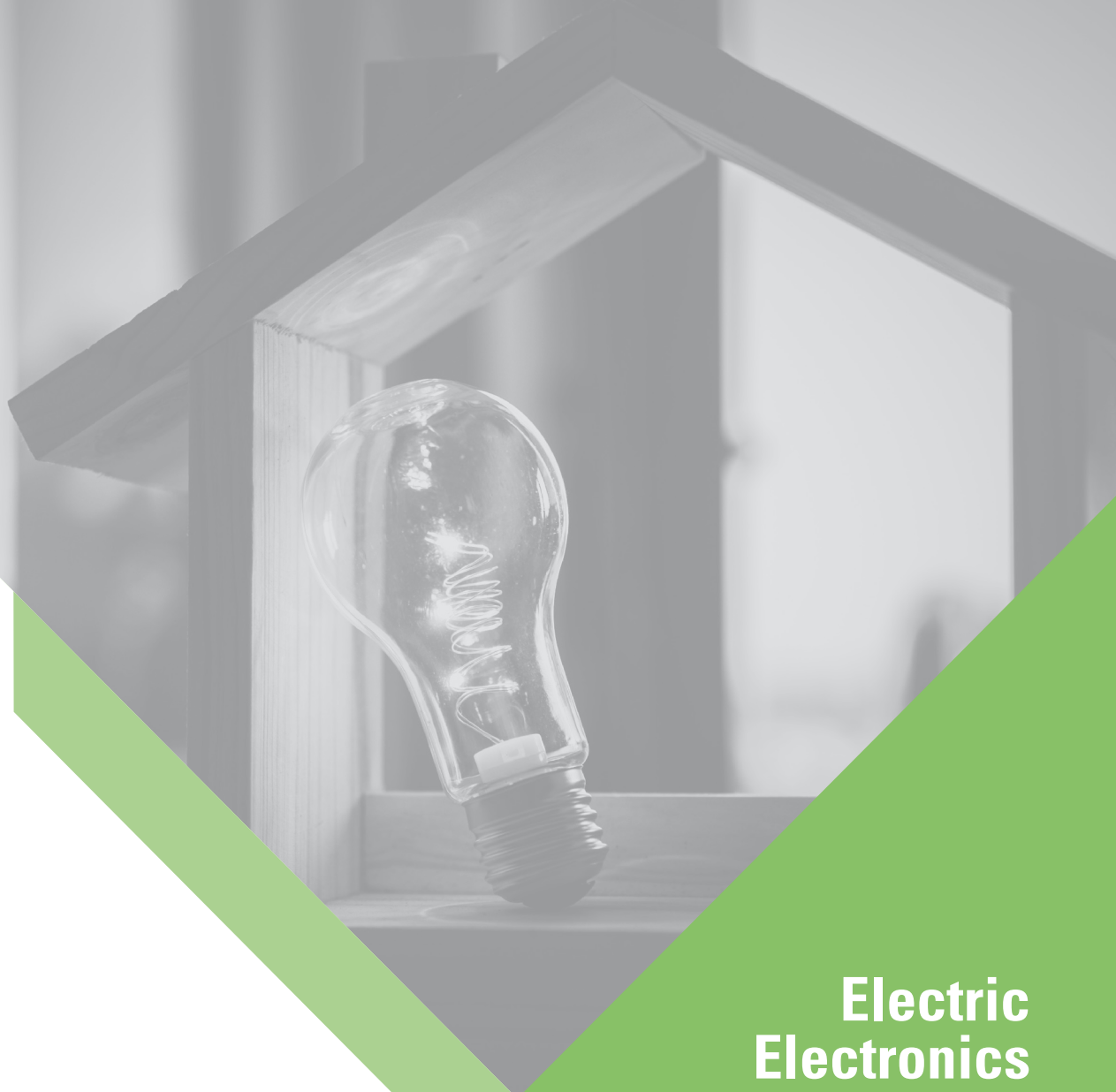




Electric
Electronics
전기전자

TC동향보고서

TC 91

Technical Committee Trend Report

TC동향보고서

TC 91

Technical Committee Trend Report

Electric
Electronics
전기전자

I. 분야일반현황

1. 분야정의 및 중요성2

II. 분야산업동향및분석

1. 시장 및 산업 동향4

- 가. 시장 성장 추이 및 규모
나. 주요 담당분야 산업 구조, 핵심 참여자 소개

2. 기술 발전 동향 11

- 가. 해당 분야 핵심 기술 소개
나. 주요 발전 추세 및 향후 진화 전망

III. 실장 분야국제표준화 활동 현황

1. 해당 담당 분야 표준화 활동 현황 20

- 가. TC 조직 구성
나. TC/SC 의장 간사 컨비너, 프로젝트 리더 현황
다. 담당분야(TC/SC) 프로젝트 리스트
라. 우리나라 국제표준 전문가 참여현황

2. 표준화 프로젝트 대응 현황 27

- 가. 2022년 주요 표준개발 현황
나. 한국 주도 국제표준 개발 현황

IV. 향후 TC 활동 대응 방향및 시사점

1. 표준화 프로젝트 대응 현황 30

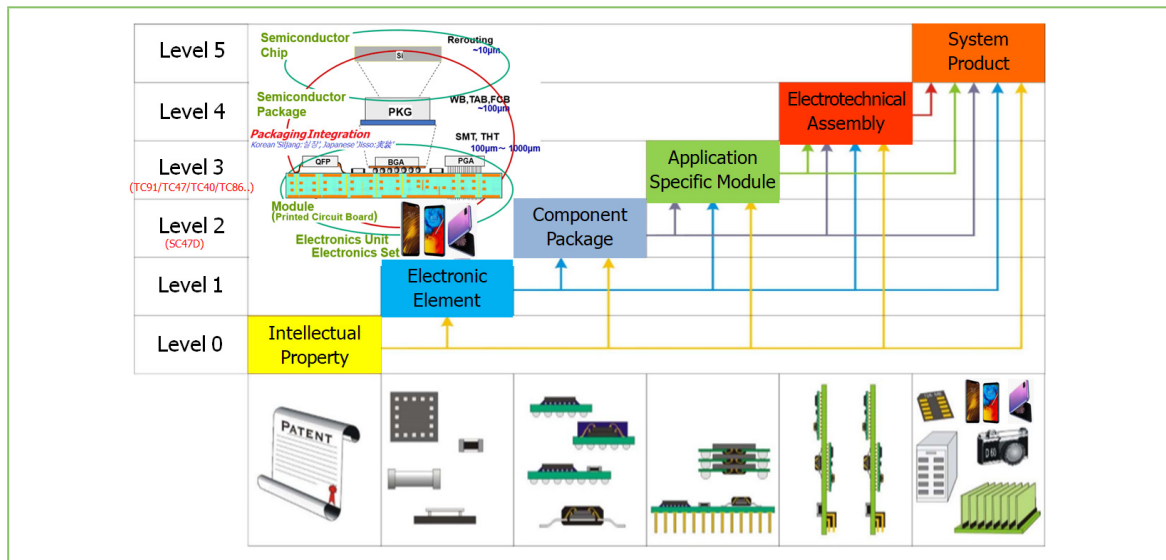
총괄책임자

실무담당자

1. 분야정의 및 중요성

가. 정의

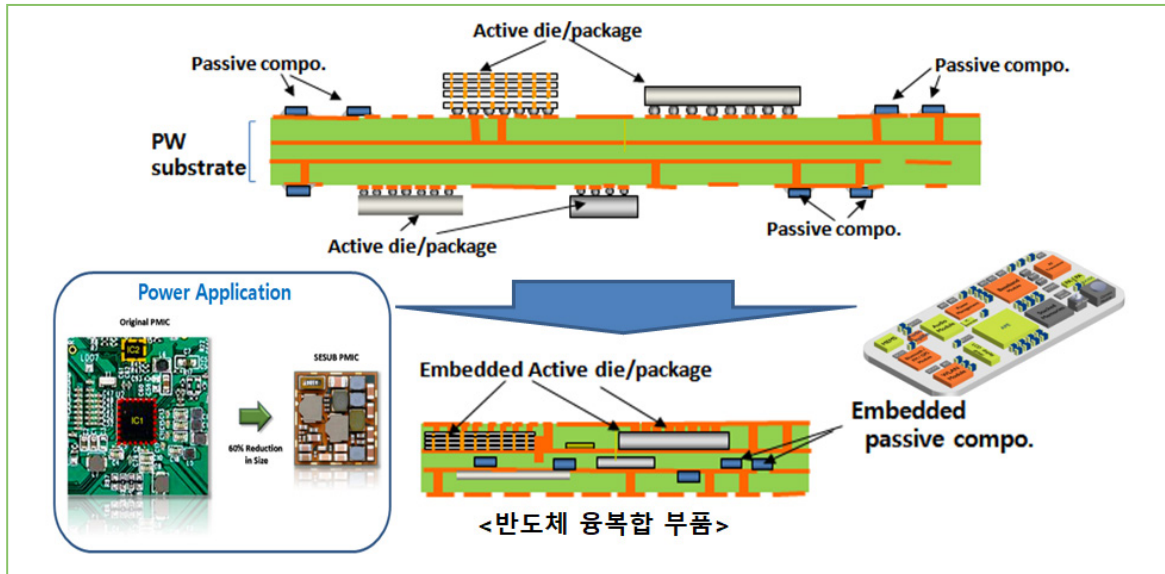
- 전자실장기술이란, 융복합부품 제조에 필요한 전자부품 간 접속(interconnection), 조립(assembling), 패키징(packaging), 설치(mounting), 시스템 설계, 공정 및 테스트 기술을 총칭한다.
- 융복합부품은 반도체 패키징시 고성능 다기능의 반도체 소자(능동소자, 수동소자, 융복합 센서 등)를 융합한 부품으로 일상생활에서 사용하는 모바일기기, 자동차, 디지털가전 등 제품에 구현하는 시스템 레벨 부품이다.
- 전자부품시장은 고성능화·소형화·저전력화·스마트화를 목표로 다양한 기능의 시스템을 하나로 집적하고 통합하는 반도체융합부품 형태로 진화 중이다.



[그림 1] 전자실장 개념 (IEC TC91)

- 그림1과 같이 시스템 통합 레벨1은 개별 전자소자, 레벨2는 전자부품을 패키징한 상태, 레벨3은 패키지를 응용하여 특정 기능을 하도록 모듈화한 것, 레벨4는 전기적 기능 조립, 레벨5는 완제품 상태를 말한다.

○ 전자실장산업의 범위는 레벨1인 웨이퍼 레벨 패키지에서 레벨4까지 포함한 융복합 기술이다.



[그림 2] 융복합 부품

○ 반도체 융복합 산업은 미래성장동력산업으로 4대 기반산업(지능형 반도체, 미래 융복합 소재, 지능형 사물인터넷, 빅데이터) 및 9대 전략산업(5G 이동통신, 해양플랜트, 스마트카, 인텔리전트 로봇, 웨어러블 스마트 디바이스, 실감형 콘텐츠, 맞춤형 웰니스 케어, 재난안전관리스마트시스템, 신재생 에너지 Hybrid시스템)을 말한다.

나. 중요성

- 전자실장 산업은 디지털 전자산업의 발전에 따라 지속해서 성장하고 있는 핵심 산업이다. 특히, SiP(System in Package), 부품내장모듈 등 핵심 고부가가치 융합 모듈은 세계 기술력을 선도하고 있다.
- 전자실장 산업은 소재, 화공, 기계 등과 연계된 동반산업이며, 설계, 원자재, 패키징, 측정평가 등의 기술이 연계된 전후방 연관 산업이다.
- 전자실장 표준 활성화는 반도체융합부품 제조업체 및 후방산업인 원자재, 약품, 설비분야의 산업군에 대한 시장 확대에 이어져 일본에 의존도가 큰 산업 특성상 대일역조개선에 효과 크다.
- 전자실장 분야 국제표준을 다루고 있는 IEC TC91에서도 전자기기의 고성능화, 소형화, 저전력화 및 스마트화를 목표로 다양한 기능의 시스템을 하나로 집적하는 반도체융합부품 논의가 확장됨에 따라 IEC TC91 WG 중 전자실장기술 및 모듈 표준 작업반인 WG3과 WG6의 활동이 증가하고 있다.

1. 시장 및 산업 동향

가. 시장 성장 추이 및 규모

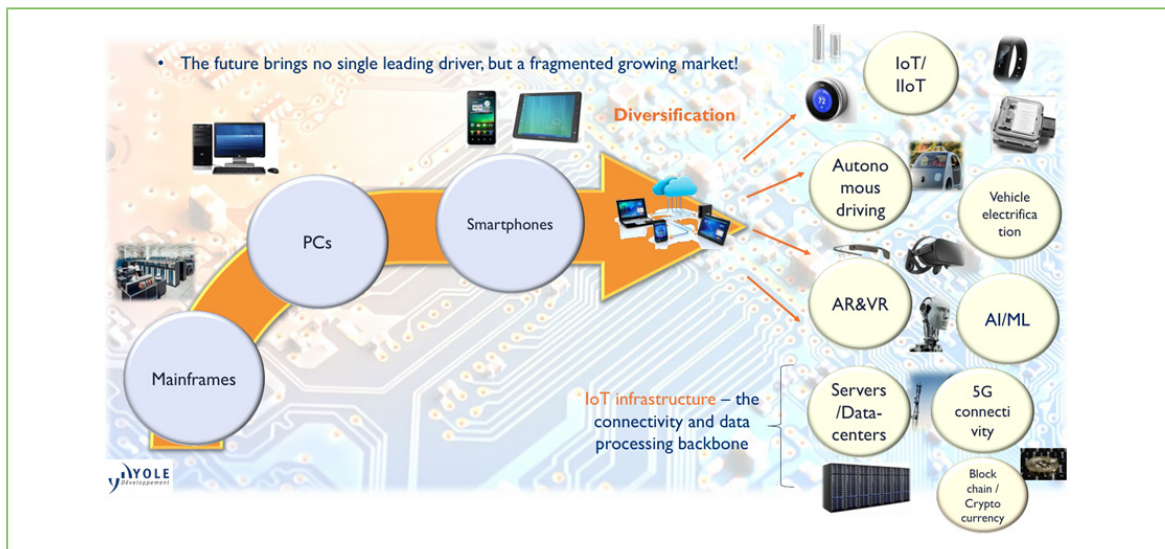
- 스마트 산업의 새로운 기능 및 서비스 제공을 위해 융합디바이스의 필요성이 증가하고 있어 전자실장의 중요성은 더욱 강조되고 있다.



[그림 3] 스마트 산업 시장

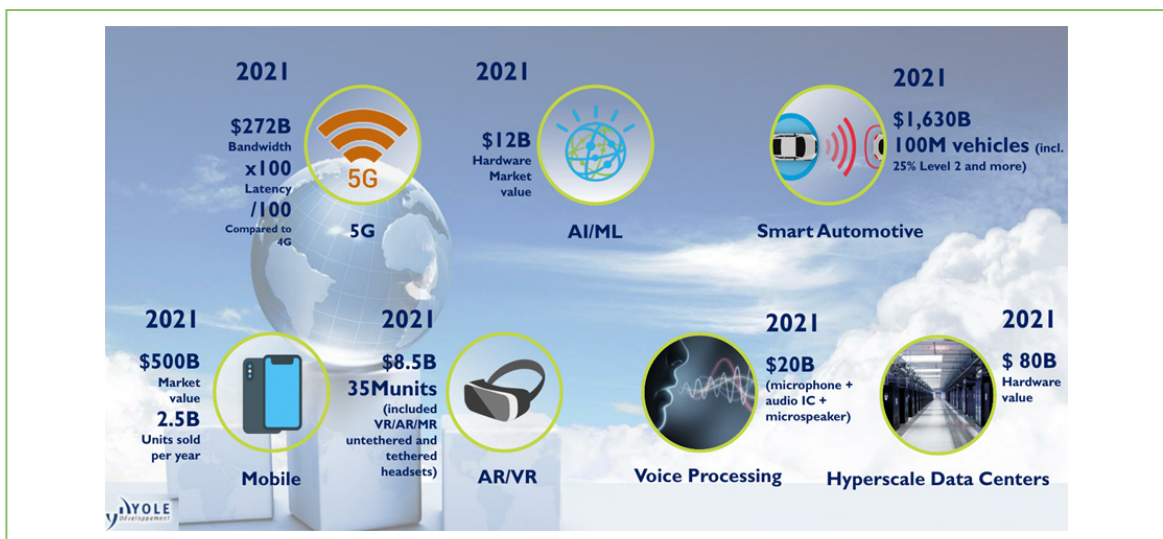
- 전자실장산업의 핵심부품인 반도체융합부품은 웨어러블 디바이스, 스마트 자동차, 사물인터넷(IoT), 스마트공장, 모바일기기, 산업용 전장기기 등 우리나라의 전략적 산업 및 경쟁력의 중심에 있어 시스템산업 및 서비스산업의 고부가 가치를 견인할 것이다.

- 스마트 산업 변화의 중심에 있는 카메라 모듈, 메모리 모듈, 파워 모듈, 디스플레이 드라이버 모듈, LED/Lightning 모듈, 지문센서 모듈 등에 적용되는 대표적인 반도체융합부품인 Embedded SiP 모듈, Fan-out WLP(Wafer Level Package), PLP(Panel Level Package) 등은 적용 확장 중이다.
- 반도체융합부품은 반도체, 부품, 기판의 3차원 융합 형태로 기술개발이 진행 중이며 표준개발 현안 및 동향 분석, 표준로드맵 제시를 통한 국내 산업계의 주도적 역할을 통해 국제표준 임원 수임 확대 및 영향력 확장이 필요하다.
- 시장 요구 : 스마트 산업의 새로운 기능 및 서비스 제공을 위해 융합 디바이스의 필요성이 증가하고 있다.



[그림 4] 전자 시장 요구

- Mega Trend : 5G Mobile, AR/VR, 스마트카, HPC, Hyperscale DC



[그림 5] 주요 전자 시장 전망

(1) Advanced IC substrate

- 5G 기지국 구축, HPC 및 자동차로 인해 FCBGA 기판 수요가 높다.
- FCCSP 기판은 일반적으로 스마트폰, 웨어러블 및 DRAM 구동용이다.
- 최근 PC 시장 정체로 용량 확장에 주목된다.
- 화웨이와 HiSilicon은 5G 기지국 구축 중으로 모든 FCBGA 생산량 흡수 중이다.
- Amkor는 BMW 및 Audi 예측을 기반으로 ADAS 프로세서용 FCBGA 채택으로 인한 수요 증가를 예상 중이다.
- AMD, NVidia, Intel은 기판 제조업체에게 HPC 애플리케이션 칩셋을 요구한다.
- TSMC CoWoS는 HPC를 위한 새로운 패키징을 확장 중이다.
- Ericsson, Huawei, Qualcomm, Samsung은 타지역 5G 구축을 위해 노력 중이다.
- 첨단 반도체용 기판 시장은 2020년 83억 달러로 11% CAGR 비율로 증가하였다.
- Kinsus, Unimicron 및 NYPCB는 수요를 충족시킬 수 있는 역량의 회사이다.
- 중국 플레이어는 5G 기지국에 대한 새로운 사업 기회를 포착하기 위해 노력 중이다.
- FC BGA 기판 제조업체는 화웨이 의존 방지를 위해 고객 다각화 중이다.
- FCBGA는 공급 부족으로 ASP(Average Selling Price)가 상승하고 있다.
- APE(Application Processor Engine) 시장에서 FC-Out 시장 점유율 확대 중이다.

(2) SLP(Substrate Like PCB)

- 가전 제품 응용 분야의 전력 소비 증가에 따라 배터리는 커지고 보드는 작아졌다.
- SLP는 iPhone 및 Samsung 스마트폰에서 볼 수 있듯 보드의 순면적을 줄여 최종 제품을 위한 많은 공간을 제공한다. SLP를 사용하면 배터리를 위한 더 많은 공간을 확보할 수 있다. 주요 구성 요소 간에 더 짧고 미세한 상호 연결 가능하다.
- 가장 큰 장점은 스택을 가능하게 하는 z-높이 감소로 보드 면적을 크게 줄였다.
- 화웨이는 주력 스마트폰 모델인 메이트 시리즈에 적용하였다.
- 현재 대만, 한국 및 일본의 SLP 제조업체가 생산 활동을 주도하고 있다.
- Meiko (Japan HQ) 및 ZD Tech (Taiwan HQ)는 Apple과 Samsung을 위해 베트남과 중국에 각각 새로운 SLP 생산라인을 확장하고 있다.
- Unimicron, ZD Tech, Compeq 3사만이 주요 고객을 SLP 사업에 성공적으로 참여시켰다.
- 현재 SLP 시장 규모는 여전히 애플 스마트폰 및 삼성 갤럭시와 같은 고급 스마트폰 성장에 크게 좌우된다.
- SLP 가치는 다른 스마트 워치 및 태블릿 제품에 침투하면 훨씬 더 중요해질 것이다.
- 일부 SLP 제조업체는 대규모 SLP 비즈니스 주문이 없어 SLP 생산라인을 일시적으로 중단하는 것 외에는 선택의 여지가 없다.

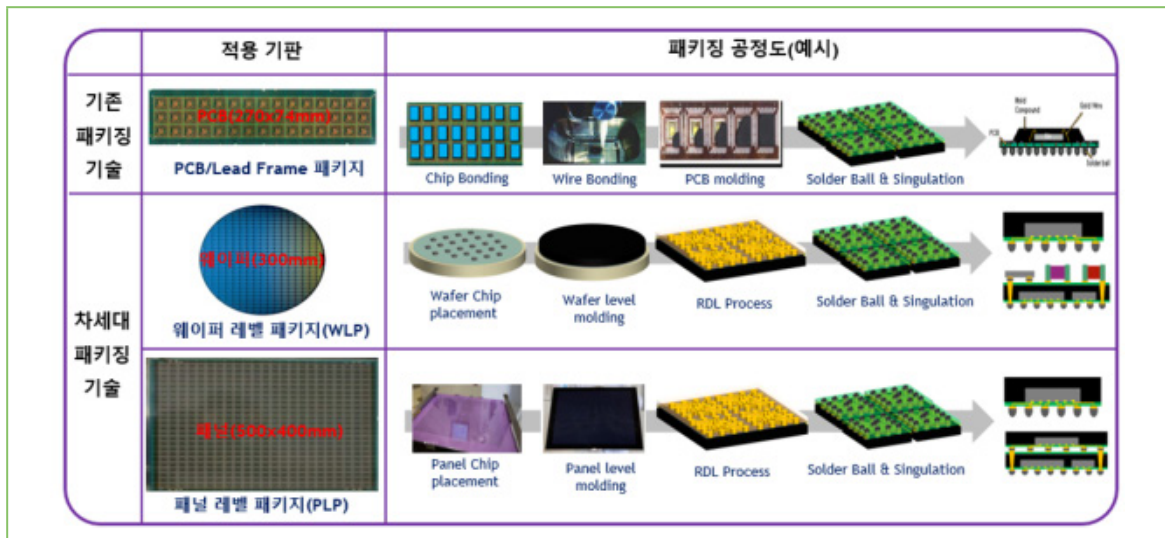
- SLP 제조업체는 생산 성숙도와 함께 우수한 SLP 수율을 달성한 후 운영을 수익으로 전환하는 데 도움을 주고 있다. 주요 SLP 제조업체 중 소수만이 비즈니스에 종사하고 있다.

(3) Embedded die

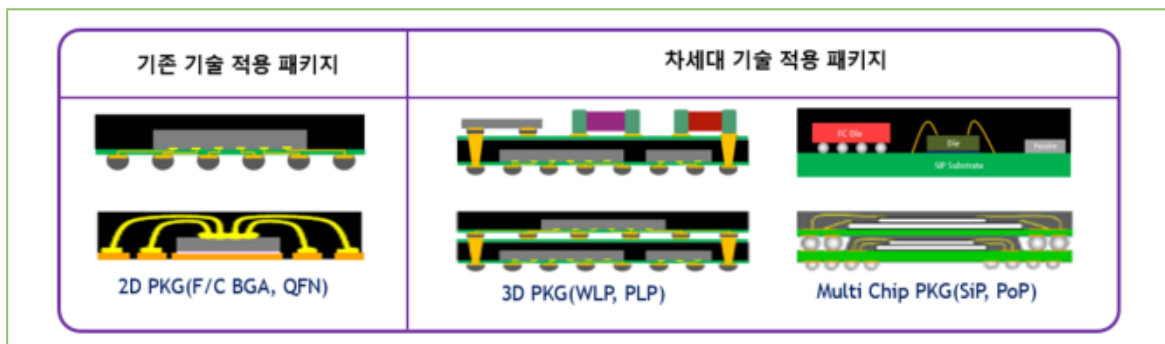
- ED 기술은 초기 도입 단계로 ACCESS Semiconductor 및 Schweizer는 2025년까지 ED가 생산 능력의 50% 이상을 차지하는 공장을 중국에 투자하고 있다.
- ED 채택은 2023년에 시작될 것으로 기술을 주도하는 주요 시장은 자동차, 통신 및 인프라이며, ED 성능 및 풋프린트 감소는 시장 채택을 용이하게 한다.
- 5G는 일부 5G 하드웨어에 임베디드 다이 기술이 사용되는 5G를 배포하기 시작한 중국 및 한국 기업들과 함께 이러한 채택 추세를 가속화 할 수 있다.
- 주요 ED 애플리케이션은 전력 및 RF 모듈이 될 것입니다. 자동차 CIS(CMOS Image Sensor)는 2019년에 등장한 새로운 ED 애플리케이션이다.
- 이 기술에 대한 긍정적 전망에 따라 ED 성장(units)은 25%~39%이다.
- ED 매출은 2024년까지 1억~2억 3천만 달러 사이로 자동차, 통신 및 인프라, 모바일 매출의 90%를 차지할 전망이다.
- ED 기술은 단일 내장형 다이에서 여러 개의 내장형 다이(1~2개 이상의 능동 소자 및 수십 개의 수동 소자)로 이동할 것이다. 즉, 기판의 복잡성과 크기가 증가하여 ASP(일부 시장의 일부 응용 프로그램의 경우)가 증가했다. 혁신과 진화 측면에서 ED 기술은 더 낮은 라인 공간(10/10 μ m, 2025년까지는 조금 더 낮음)에 도달할 것으로 예상된다. 이를 통해 더 높은 I/O 밀도를 가진 점점 더 복잡한 다이를 내장하고 새로운 응용 분야에서 이를 사용할 수 있는 길을 열 것이다.
- 시장에는 다양한 ED 기술이 있으며, 약간의 표준화는 모든 사람에게 유리하며 공급망을 단순화할 수 있다. 3가지 비즈니스 모델이 여전히 공존하며 아직 통일되지 않았다.
- 기판 제조업체는 임베디드 다이 시장에서 우위를 점하고 있다. ASE는 이 기술을 사내에서 생산하는 유일한 OSAT 이다.

(4) 기타

- 중국 환경 규정이 기판 제조업체에 영향을 미치고 있으며, 일부 소규모 업체들은 이러한 규제에 의한 비용 영향을 흡수하지 못하여 사업이 중단되었다.
- AP는 8.2% 성장, 패키지 시장은 평균 5% 성장할 전망이다.
- ED, Fan-in WLP, Flip-chip, Fan-out, TSV 등 첨단 전자실장 기술 시장 규모는 2018년 276억 불이었으며, CAGR (2018-2024) 8% 성장하여 2024년 436억 불이 될 전망이다.
- Fabless는 공급 부족으로 전자실장 기판 제조업체에 더 많은 공급을 위한 생산량 확대 및 아웃소싱을 요구하고 있다.
- 거대한 FCBGA 수요로 Ajinomoto는 공급 부족이 발생하였다. ABF 상승 견적을 보고하였고 전자실장 제조업체는 증가 비용을 최종 고객에게 전달하여 이익 중간이율을 유지하였다.
- Flip Chip에서 Fan-Out으로 이동 중이며, FO는 Apple iPhone에서 FC를 대체하므로 더 많은 FO 채택이 예상된다.



[그림 6] 기존 패키징기술 vs 전자실장 기술 트렌드



[그림 7] 기존 패키지 vs 전자실장 기술 적용 패키지

나. 주요 담당분야 산업 구조, 핵심 참여자 소개

- 전자실장 산업은 IDM(종합반도체)/Fabless/Foundry 업체와의 협력 관계가 필수적이다.
- 전자실장 산업의 메가트렌드는 시스템 통합레벨 간의 경계가 없어지는 융복합화이다. 웨이퍼, 패키징, 기판 위에 실장하는 영역과 기능들이 점차 융합화되고 있는 특성이 있다.
- 해외 글로벌 패키징 업체의 경우, 시스템 반도체 제품에 대한 패키징 비중이 높은 편이며, Fabless와 Foundry로 반도체 산업 구조가 분업화되어 패키징 시장이 독립적으로 형성되어 대규모 IDM(종합반도체), Fabless, Foundry 업체와의 협력 관계가 필수 조건이 되고 있다.
- 국내 반도체 시장은 종합반도체업체들 중심으로 메모리 위주의 시장을 형성하고 있어서 국내 패키징 산업의 경우 종합반도체 업체의 외주 생산 계획에 많은 영향을 받았다.

[표 1] 반도체 및 패키징 산업 특징

구분	특징	주요 업체
IDM	• 기획/R&D/설계/생산/판매 등을 일괄수행 • 대규모 R&D 및 설비투자 필요	삼성전자, SK 하이닉스, Intel, Micron, Toshiba 등
Packaging	• 가공된 웨이퍼의 어셈블리/테스트 전문회사 • 축적된 경험 및 거래선 확보 필요	Amkor, ASE, JCET, SPIL, PPT 등
Foundry	• Wafer의 가공만을 전문적으로 수행 • 전문 수탁 생산회사 (고부가 비 메모리 위주)	삼성전자, TSMC, UMC, SMIC, 글로벌파운드리, 동부하이텍 등
Fabless	• 설계기술만 보유하고 위탁생산 판매 • 높은 기술, 인력 인프라 요구	Qualcomm, Broadcom, Apple, Nvidia, AMD, Quorvo, ARM, Xilinx, MediaTek 등

- 국내 전자실장 산업은 외국기업과의 기술제휴로 시작하였다.
 - 반도체 전자실장 산업은 1965년에 미국의 고미그룹이 국내에 합작투자회사를 설립하여 최초로 트랜지스터를 조립 생산하는 것으로 시작, 이후 페어차일드, 모토로라, 시그네틱스 등 여러 외국기업들이 숙련되고 저렴한 인건비를 이용하기 위하여 패키징, 임가공 수출하는 형태로 시작하였다.
 - 1970년대부터 아남반도체(현 Amkor)가 외국기업과의 기술제휴를 통해 반도체 조립생산 체제를 구축하게 되었다.
 - 1980년대 초반부터는 삼성전자가 일괄 공정의 생산 기반을 구축하여 전방 산업인 반도체 소자산업의 발전 과정과 맥락을 같이하여 전자실장 산업도 성장하였다.

○ 국내 패키징 메모리 반도체 산업 중심의 시장 형성

- 국내 반도체 산업의 메모리 위주의 편중현상을 보이고 있기에 메모리 중심의 전자실장 시장이 형성되고 있으며, 국내 패키징 시장은 80% 이상을 해외법인에 의존하고 있다.
- 국내의 High-End 시스템 반도체 패키징은 글로벌 Top 업체의 국내법인(ASE Korea, Amkor Korea 등)이 담당하고 있다.
- 시그네틱스, 하나마이크론, SFA반도체, 세미텍 등의 업체가 상장되어 있으나 대부분 삼성전자와 SK 하이닉스의 메모리 반도체에 대한 Back end 가공을 담당하는 외주 물량 및 Low-end 급의 시스템 반도체 패키징을 주로 담당하고 있다.
- 최근 반도체 제조업체가 고정비 부담을 완화하기 위해 패키징의 외주화 비중을 높이는 추세에 있기에, 국내 패키징 시장의 규모도 지속해서 성장할 것으로 전망

[표 2] 메모리업체의 패키징 경향

메모리 반도체 업체의 자체 패키징 비중이 높은 경향

① 패키징 외주 처리에 따른 기술 유출 가능성

- 시스템 반도체의 경우 다품종 소량 생산의 경향이 높은 반면, 메모리 반도체는 소품종 대량 생산의 특성이 강함
- 따라서 시스템 반도체의 경우 패키징 외주에 따른 기술 유출의 심각성이 상대적으로 작지만, 메모리 반도체의 경우는 반도체 디자인이나 원가 절감의 know how 유출에 따른 피해가 예상

② 메모리 반도체의 경우 commodity적 성격이 강함

- 자체 패키징 라인을 보유할 경우에도 효율성이 보장되어 메모리 반도체 업체는 대부분 자체 패키징을 수행하고 있는 반면, 비메모리 업체는 외주 가공 비중이 높음

○ 원가경쟁력 확보 및 기술적 한계 극복의 대안기술로 주목

- 최근 반도체 메모리가 소요되는 응용 제품군이 확장되고 응용제품 자체가 고도화되면서 설계 및 웨이퍼 생산 단계에서 현재 기술 수준으로 생산할 수 없는 제품을 실장 방식을 통해 구현하는 등 실장 자체가 전공정의 기술한계를 극복하는 대안으로 주목받고 있다.
- 이처럼 실장 산업은 원가경쟁력 확보 및 기술적인 한계를 극복할 수 있는 대안으로서 반도체 산업 성장의 핵심적인 기반 산업으로 주목받고 있다.
- 국내 주요 패키징 업체인 Amkor, StatsChipPac, ASE코리아, 하나마이크론, SFA반도체 등도 반도체 소자 업체와의 유기적인 관계를 유지하며 新패키징 기술개발에 노력을 기울이고 있다.

○ 시스템반도체 산업은 메모리 산업보다 4배 큰 시장인 고부가가치 산업이나 국내 기반은 매우 취약하다.

- 국내 시장은 메모리 반도체(삼성전자, 하이닉스 중심) 관련 산업이 활성화되어 있으며, 전 세계 비메모리 분야에서 국내 업체들의 비율은 5%로 경쟁력은 미흡한 수준이다.

- 세계 전자실장 시장은 시스템 반도체의 발전과 연동되어 성장하며, 고부가가치 제품(시스템 반도체) 위주로 기술과 시장이 변화하고 있다.
 - 반도체 전자실장 업체는 IO count가 많은 High Tech 제품(일반적으로 시스템 반도체) 매출액 및 생산 수량은 연평균 10% 이상 증가하고 있으나, IO count가 적은 Low-end 제품(일반적으로 메모리 반도체)은 5% 미만으로 성장하였다.
- 시스템 반도체 산업 공정분야 Fabless/Foundry/Packag(Test)로 전문화/분업화 추세이다.
- 세계시장은 메모리 반도체 업체의 외주 증가 추세는 둔화하고 비메모리 공정분야가 빠르게 Fabless/Foundry/Packag(Test)로 전문화/분업화 되는 추세이다.
 - 비교적 단순한 메모리 반도체의 패키징은 반도체 제조 회사에서 직접 패키징 공정을 진행하고, 기술적인 어려움이 있는 시스템 반도체 분야를 중심으로 패키징 업체들에 대한 의존도가 증가하는 것이 향후 반도체 실장 시장의 트렌드가 될 것으로 예상된다.
- 시장 확장을 위한 시스템 반도체 분야의 High-end 기술력 확보가 필요하다.
- 세계 전자실장 산업은 시스템 반도체 산업 중심 및 고부가가치 제품 위주로 성장하고 있다.
 - 국내 전자실장 업체들은 메모리 반도체에 대한 Back end 가공을 탈피한 High-End 제품에 대한 전자실장 기술력을 확보해야 하며 향후 시장 활성화를 위해서 국내 비메모리 Fabless 업체의 지속적인 성장과 규모 확대가 중요하다.
 - 국내 패키징 업체의 경쟁력 제고를 위해서 원천 기술 및 IP 확보 능력과 효과적인 마케팅 활동과 더불어 효율적인 네트워크 구축에 대한 지원도 필요하다.

2. 기술 발전 동향

가. 해당 분야 핵심 기술 소개

- 5G, AI 및 IoT는 차세대 반도체 비즈니스를 주도하는 3가지 주요 트렌드이며, 글로벌 경기침체의 새로운 돌파구는 ICT 융복합산업이다.
- 한국경제 성장을 견인해오던 전통 제조업이 ICT기반 기술을 토대로 타 산업과의 접목을 통한 경쟁력 확보 및 신산업 창조 본격화가 필요하다.
- ICT와 타 산업과의 융합이 가속화되고 접목되는 영역 역시 기존 기술 중심의 전통산업에서 안전과 편리, 의료, 교육, 재난분야 등 인간중심의 새로운 융합(ICT 융합 토털 생활 솔루션 개념)이 확대되고 있다.

- 우리나라의 전략산업인 자동차, 조선 등의 산업 자체도 패러다임이 변화함에 따라 이들 전통 제조업에 ICT산업이 융합된 융복합산업으로서 비중이 확대되었다.
- Moore의 법칙 둔화에 따라 More than Moore로 다양화 방향성이 나타난 지 오래이며 IoT센서 네트워크의 급속한 성장과 더불어 다양화를 지원하는 전자실장 기술의 중요성은 점점 높아지고 있다.
- 5G 밀리미터 웨이브의 실용화를 향한 전자디바이스 패키지 기술에 대한 주목 및 와이어본딩 기술의 새로운 응용 전개가 주목받으며, 미래 기술인 바이오센서의 전자실장 기술도 중요해지고 있다.

(1) IoT 및 센서 네트워크의 성장에 따른 전자실장 기술 개발

- 전자기기와 구성하는 핵심 기술인 반도체칩, 반도체패키지, 전자실장기술은 미세화, 고밀도화에 의한 저비용화, 저소비전력화, 고성능화에 따라 진화된다.

[표 3] 주요 반도체/패키지 생산 규모

구분	Mobile SoC	DRAM	NAND Flash	Trillion Sensors
월 웨이퍼 장수	0.24 Million	1 Million	1.4 Million	2.7 Million
월 패키지 수	194 Million	1,178 Million	186 Million	20,833 Million
전제 칩사이즈	89 mm ²	60 mm ²	130 mm ²	2.25 mm ²
MCP 형태	Single Chip Package	Single Chip Package	4 Chip 적층 MCP	4 Chip 혼재 MCP

- 지금까지의 전자기기의 고성능화를 견인해온 마이크로프로세서, DRAM, NAND 플래시 메모리칩 크기는 모두 크고, 각각 대표적인 값으로 89mm², 60mm², 130mm²로, 월 20만~100만 장 웨이퍼의 산업 규모를 형성하고 있다.
- 한편, 센서 네트워크에 사용되는 MEMS 센서 등 2.25mm 정도로 매우 작지만, 이것이 Trillion Sensors의 예언대로 연간 1조 개가 소비되는 것으로 하면 웨이퍼 생산규모는 월 생산 270만 장으로 방대한 규모가 된다.
- 그리고 패키지의 숫자도 4개의 센서를 MCP(Multi-Chip Package)로 혼합 적재했을 때, 2억 개/월가 되어 현재 메모리의 두 배 이상의 산업 규모이다. 이만큼의 규모의 디바이스를 시장이 받기 위해서는

저비용은 필수이며, 특히 Si 면적이 아니라 디바이스의 개수에 따라 비용이 발생하는 패키지 기술에 있어서는 작은 디바이스를 싸고 대량으로 만들 기술개발이 매우 중요하다.

- 소형 저비용 실장 요구에 대해 WL-CSP(Wafer-Level Chip Scale Package), FO-WLP(Fan out Wafer Level Package), 패널레벨패키지가 대두된다.
- 센서 네트워크에서 방대한 데이터를 수집하고 그 데이터를 축적하는 메모리 디바이스의 수요도 증가하고 있다. 특히, IoT 뒤에 클라우드 컴퓨팅을 지원하는 데이터 센터는 더욱 확대되었다. 모바일기기도 웨어러블 기기와 융합하면서 인간-기계 인터페이스로 성장하였다.
- IRDS2017은 컴퓨팅(데이터센터), 모바일기기, IoT엣지디바이스 이외에, IoT네트워크를 제어하는 CPS에 관해서 로드맵에 표시함. 디바이스기기, IoT엣지, CPS가 각 기기에 탑재되는 디바이스 수를 표시하였다. 모두 급속히 증가할 것으로 예상된다.

[표 4] 4대 시스템 로드맵 (IRDS)

(a) 클라우드 컴퓨팅

항목	2021년	2024년	2027년	2030년	2033년
소켓 코어수	46	58	70	70	70
프로세서 주파수	3.20	3.50	3.80	4.10	4.40
L1 data cache 용량 (in KB)	38	42	44	44	44
L1 instruction cache 용량 (in KB)	64	128	160	160	160
HBM 밴드폭 (TB/s)	6	6.6	6.6	6.6	6.6
소켓 TDP (W)	249	288	334	387	425

(b) 모바일기기

항목	2021년	2024년	2027년	2030년	2033년
CPU 코어수	12	18	25	28	30
GPU 코어수	32	64	128	256	512
최대 주파수 (GHz)	3.3	4.4	5.9	7.8	10.4
통신 속도 (Mb/s)	1000	1000	1000	1000	1000
센서 탑재수	8	12	12	16	16
보드 소비 전력 (W)	5618	6504	7529	8716	10090

(c) IoT엿지

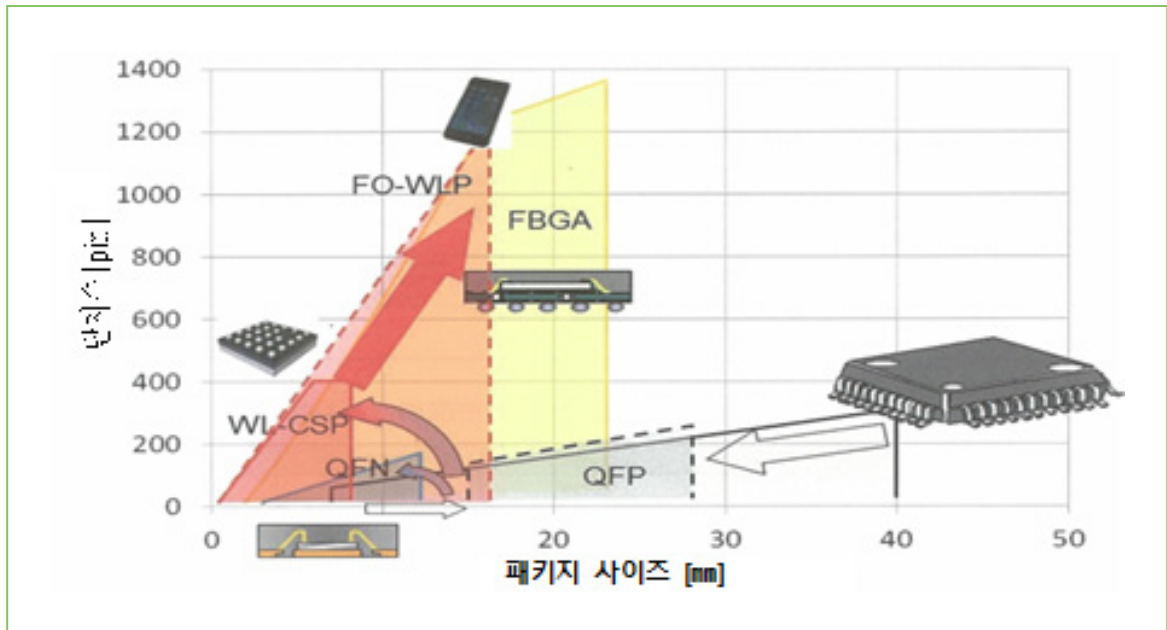
항목	2021년	2024년	2027년	2030년	2033년
디바이스 CPU 탑재수	2	4	6	8	8
CPU 최대주파수 (Mhz)	305	320	335	352	369
전원 (B=배터리, H=Energy Harvesting)	B+H	B+H	B+H	B+H	B+H
디바이스 센서 탑재수	8	12	16	16	16

(d) CPS

항목	2021년	2024년	2027년	2030년	2033년
디바이스 수	64	128	256	512	512
디바이스 CPU 탑재수	8	8	12	16	16

(2) 5G 및 밀리미터파의 실용화를 위한 패키지 개발

- 현재 스마트폰 등에서 사용되는 4세대 통신시스템(4G LTE: 4th Generation Long Term Evolution)용 고주파반도체 SiP는 그림5와 같이 유기기판상과 세라믹기판의 한 면에 여러 고주파반도체 및 수동부품이 WLP(Wafer Level Package: WL-CSP/FO-WLP/PLP를 포함 총칭), 와이어본딩, SMT(Surface Mount) 등의 형태로 실장된다.
- 차세대 5세대 통신시스템(5G)은 2018년 이후 Sub 6GHz라는 6GHz 근처(3.5GHz, 4.5GHz) 주파수를 이용한 고주파반도체의 사용에서 시작된다. 이 SiP는 주파수 자체가 현재 4G LTE(~2.7GHz)와 떨어져 있어 모듈구조에도 큰 변화는 없지만, 실장밀도를 높이기 위해 유기기판과 세라믹기판의 양면에 복수의 고주파반도체 및 수동부품을 WLP, 와이어본딩, IPD(Integrated Passive Device)의 SMT 등의 형태로 실장한다.
- 반도체 패키지는 일반적으로 다단자화, 소형화, 슬림화 요구에 따라 더 낮은 비용 패키지로 기존 패키지의 라인업을 정리통합하며 진행되었다. 1980년대 표면실장의 대두와 함께 대중적인 QFP(Quad Flat Package)는 대형 고속 대응이 어려워, BGA(Ball Grid Array)형 패키지가 주류인 현재는 점차 적용범위가 좁아지고 있다.

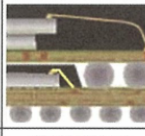
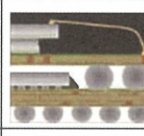
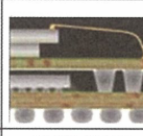
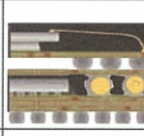
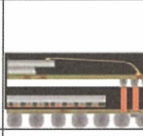
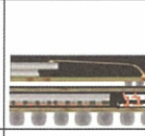


[그림 8] 각종 패키지 동향

- 작은 디바이스에서 소형·고밀도로 빠른 대응이 가능한 패키지로 QFN(Quad Flat No-lead package)과 WL-CSP가 양산효율에 따른 비용절감과 함께 급격히 보급 중이다. QFN은 수십 단자 정도의 극소형 디바이스를 중심으로 저가로 보급되고 있으며, 100단자 전후의 고밀도 실장이 요구되는 영역에서는 WL-CSP가 사용된다. WL-CSP는 FO-WLP 형태로 더 많은 단자로 큰 영역으로 확대되고 있다.
- 대형 디바이스 관련 QFP는 임피던스 불일치와 긴배선 길이로 빠른 대응이 곤란하고, 실장 면적도 크기 때문에, FBGA(Fine-pitch Ball Grid Array)로 대체 진행되고 있다.
- 배선기판을 패키지배선으로 이용하는 FBGA는 특성임피던스 제어 및 전원계 루프인덕턴스의 감소가 쉽고 미세배선기판을 이용하여 패키지 내부에 고밀도 배선이 가능해 여러 칩을 패키지 내에서 결선하는 SiP에도 자주 이용된다.
- 기타 WL-CSP를 제외한 상기 패키지는 고밀도화를 향해 패키지 상단에 패키지를 적층할 수 있는 Package on Package(PoP) 형태도 많아지고 있다.
- 고밀도 실장의 주역이 되는 PoP, WL-CSP(FO-WLP, 패널레벨패키지 포함), SiP, 기타 패키지로 표면실장패키지(QFN, BGA, QFP, SOP), 전력반도체용 패키지, 특수패키지(카드, 센서, 광반도체 등) 등이 있다.

(3) PoP (Package on Package)

- 패키지 윗면에 다른 패키지를 실장을 위한 단자를 형성한 패키지를 PoP(Package on Package)라고 부르며, 높은 밀도화가 요구되는 휴대기기를 중심으로 많이 사용된다.

	와이어본딩 PoP	Flip Chip PoP	TMV-PoP	기판적층형 PoP	FO-WLP PoP	PLP-PoP
시장 등장 시기	2003년	2007년	2012년	2014년	2016년	2018년
패키지 구조						
패키지 사이즈	12x12~17x17mm	12x12~15x15mm	12x12~15x15mm	12.3x12.3~15x15mm	~14.3x15.6mm	9.5x8.0mm
실장 높이	~1.7mm	~1.6mm	~1.4mm	~1.2mm	~0.95mm	~1.04mm
칩=기판접속	Au wire	C4 bump	Cu pillar + 솔더	Cu pillar + 솔더	Cu bump + RDL	Cu bump + RDL
탑배선	없음	없음	없음	패키지 기판	없음 (RDL 가능)	RDL
바텀배선	패키지 기판	패키지 기판	패키지 기판	패키지 기판	RDL	RDL
상하 패키지 접속도체	솔더볼	솔더볼	충진솔더 + 솔더볼	동코어볼 + 기판 + 솔더볼	TIV + 솔더볼	링기판스루홀 + 재배선 + 솔더볼
멀티칩탑재	가능	가능	가능	가능	가능	가능
주요 적용 기기	디지털카메라 휴대전화 휴대카네비게이션	휴대전화 스마트폰	휴대전화 스마트폰	스마트폰	스마트폰 스마트워치	스마트워치

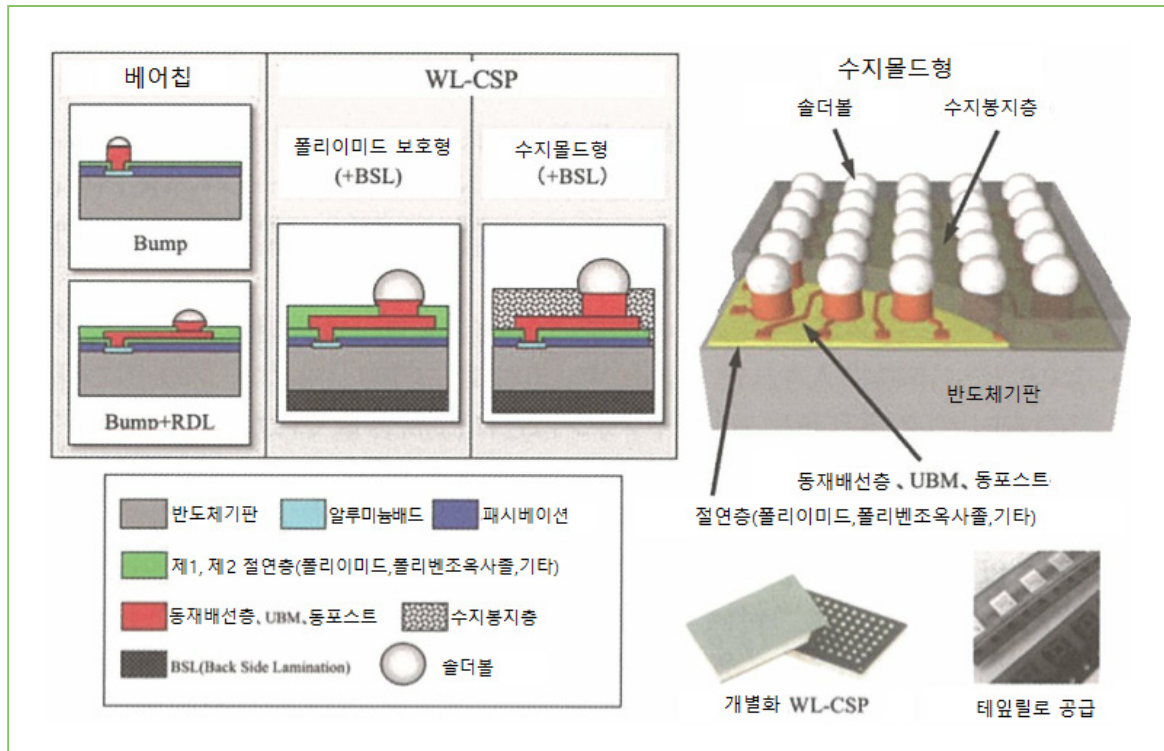
(출처: 세미컨설파트)

[그림 9] 휴대전자기기용 PoP 단면구조 주요 특징

- PoP 패키지 구조 기술 추이는 민생용 중심의 휴대용 전자기기 응용 중심이었지만 5G 이동통신 기능을 갖추고 있는 스마트폰의 핵심 기능 부품이 되는 무선부에서 Antenna in Package(AiP)과 IoT 시대의 무선 센서 모듈에 기술 채택이 기대된다.
- 저비용 시스템 구축, 저전력 구동에 3차원 전송 구조 등, 칩 크기가 다른 여러 개의 아날로그 디지털칩을 3D 실장 시, 각 디바이스의 단면·양면 실장된 기판을 주변부에서 수직 접합하는 구조를 취하는 FO-WLP와 PLP-PoP은 반도체 디바이스 내장기판 등과의 복합화로 이러한 요구특성을 만족할 구성을 제공할 것이다.

(4) WLP (Wafer Level Package)

- WLP는 웨이퍼 형태로 모든 패키지 프로세스를 행한 패키지로, 프로세스는 절연막형성, 재배선, 봉지, 외부단자형성, 뒷면연삭, 다이싱으로 개별화하는 기술을 포함. 외부 단자가 칩 안에 있는 팬인타입을 WL-CSP라 하는데 유사한 가공 기술을 이용하여 외부 단자가 칩 외부에 배치되는 팬아웃 타입의 것이 FO-WLP. 저비용화를 목표로 가공기판을 대형화한 기술이 PLP 이다.



[그림 10] WL-CSP 구조 비교

(5) SiP (System in a Package)

- 전자기기의 소형타입 고성능·다기능·고속화 요구에 솔루션으로 하나의 칩에 시스템 회로를 통합한 SoC와 하나의 패키지 안에 필요한 칩을 복수 실장하고 시스템을 구성한 것이 SiP 이다.
- SoC는 컴퓨터, 게임기기 등의 대량 소품종 디바이스에 적용하고 있으며, 칩의 소형화와 수율 향상을 통해 비용을 절감하고 시스템의 낮은 소비와 전력고속화를 실현할 수 있지만, 시스템 설계 소요 시간 시스템의 설계변경에 드는 리드 타임이 길어지는 과제가 있음. SiP는 휴대전화 등 거래처마다 사양이 다른 디바이스가 기존 디바이스의 집적화, 대규모 집적 칩의 분할에 의한 수율 향상 등에 클래스하며, SoC는 부족 분야를 보완하는 관계이다.
- SiP 패키지 구조는 다양한 요구를 충족하기 위해 다양한 구조를 취하고 있으며, 내장칩수가 많아져도 단일팩 경우와 동일 수준의 신뢰성 품질을 유지하기 위해 생산 기술 및 품질 관리에 대한 요구가 어려워지고 있다. SiP를 개선하기 위한 기술개발이 모든 반도체 패키지 기술을 이끌고 있다.
- SiP 패키지 구조는 2.5D SiP (TSV 있는 Si 인터포저), 2.5D SiP (TSV 없는 Si 인터포저), 2.1D SiP(미세 배선 있는 유기 기판), 2.5D SiP (Si 인터포저에 내장), 2.5D SiP (글래스 인터포저 내장)로 구분된다.

- 모바일 및 웨어러블 전자기기 용도 SiP : 칩간 접속 형태는 와이어본딩, PoP, CoC, TSV 등이 있는데, 특히 TSV 접속을 통해 칩의 성능을 향상해 소비전력을 크게 줄일 수 있다. 일반적으로 PC를 태블릿 PC와 같은 모바일 전자기기로 하기 위해서는, MPU(Micro Processing Unit)나 GPU의 연산 성능을 유지하면서 소비전력을 낮출 필요가 있으며, 기술의 핵심이 TSV에 있어 기술혁신을 유도하는 힘은 강하다. 2014년부터 DRAM에 실용화되고 있다.
- 메모리용 SiP, 전자기기(거치형) 용도 SiP, 고성능 용도 SiP, 특수 환경 전자기기 용도 SiP, SiP 실리콘 관통 전극(TSV), SiP 3D 적층, 5G 세대 밀리미터파용 SIP 기술, 기타 표면실장 패키지인 페리페럴 타입의 QFN, QFP, SOP(Small Outline Package), 에리어어레이타입의 P-BGA(Plastic Ball Grid Array), FC-BGA, FBGA, FLGA 등 다양한 형태 및 용도로 가장 시장 요구가 활발하고 주목받는 전자실장 기술 분야이다.

나. 주요 발전 추세 및 향후 진화 전망

- 반도체가 일반적으로 사용되기 시작한 시기에는 세라믹스를 기반으로 한 기판에 기밀봉지를 실장하는 패키지가 주류였으나, 최근에는 패키지용 기판으로서 디바이스의 용도와 성능·비용에 따라 다양한 종류의 유기기판이 사용 중이다.
- Moore의 법칙에 따라 반도체 미세화에 의한 접속 단자의 작은 피치, 다핀화에 대응하기 위해서 패키지 기판도 배선의 미세화 기술이 진보하다 일각에서는 10um 이하의 배선 폭도 실현화하고 있다.
- More Than Moore와 같은 반도체 기술의 발전에 따라 단순한 미세화만이 아니라 복합화된 성능이 패키지 기판에도 요구되어 신규재료의 채용과 다양한 기능이 추가된 기판이 제안된다.
- 일반적인 요구로서는 배선이나 비어 직경의 미세화, 저유전율화나 저유전 손실화에 의한 고속전송 대응 및 수동소자나 능동소자의 내장에 의한 다기능화, 패키지 휘는 억제, 저비용화, 핵심재료의 희석화, 할로겐 프리화 등이 있다.
- 또 일반적으로 사용되고 있는 강성 기판 중에서도 차량 용도에는 내열성과 내 온도 순환성이 요구되는 엔진 룸용에 대해서는 현시점에서도 디바이스의 분기점 온도는 최고 고 175°C까지 내열성이 요구된다.
- Si장치의 한계로 불리는 분기점 온도는 175°C이지만, 사라 에 근래에는 SiC, GaN장치의 실용화도 진전되고 있어, 내열 온도는 200°C 이상이 되기 위해서 새로운 재료의 개발이 진행 중이다.

- 현 사양에서는 솔더 레지스트 등의 유기재료가 고온 열화되거나 스루홀 접속부가 온도 사이클에 의해 판단되는 경우가 있으므로 단순한 내열성만이 아닌 요구 특성을 실현하는 새로운 기판재료의 개발이 필요하다.
- 20세기 중반에 발명된 반도체 디바이스의 지난 반세기의 진전에는 눈부신 것이 있는 웨이퍼 프로세스의 미세화 기술로 대규모 집적화, 고속화, 소형화가 실현되어왔다. 반도체 패키지에서조차 삽입실장형에서 표면실장형으로(제1차 혁명), 주변 장치인 타입으로부터 지역 배열 유형(제2차 혁명), 1990년대 후반부터 제3차 혁명으로 SiP가 생겨났다. 또한 이때부터 웨이퍼 프로세스를 이용한 패키징 기술의 개발이 활발히 이루어졌으며, 현재 그 성과물인 TSV나 FO-WLP가 실용화의 시기를 맞이하고 있다.
- 스마트폰용 마이크로프로세서에 채택되어 주목받고 있다. FO-WLP는 해당 분야의 특징인 다핀·미세배선을 실현하는 방향과 저비용화를 위해 보다 대형화할 수 있는 패널 레벨 패키지로 이행하는 방향으로 양극화되어 한편, 반도체 디바이스의 미세화의 종언이 드디어 현실이 되는 가운데, 디바이스 메이커, 부품 메이커를 중심으로 MEMS 센서의 실용화가 급속히 진행되고 있다.
- 배경에는 스마트폰이 대량의 MEMS 센서를 탑재하게 된 적도 있으나, IoT의 신장에 따라 향후 더욱 거대한 MEMS 센서의 시장이 형성될 것으로 기대되고 있다. 비용이 저렴하다는 것이 중요하며 칩 크기가 작고, 단자 수가 적은 MEMS 센서는 패널 레벨 패키지의 대응 용도로서 매우 매력적인 존재이지만, 현재로서는 아직 패널 레벨 패키지에 탑재된 사례는 많지 않다.
- FO-WLP, PLP가 신장하는 한편, FBGA와 QFN도 다품종 소량 생산의 디바이스 전용으로서 견고하게 존속함. 와이어 본딩 기술에 관해서는 험피치화 동향에는 큰 진전이 없으나, 구리 와이어와 은 와이어의 채용이나, 세션화에 의한 저비용화의 제안이 활발하다.
- 와이어를 이용하여 RF부품이나 실드를 형성한다는 새로운 대처도 검토되고 있음. 플립칩 접속에 관해서는 칩간 등에서의 미세접속을 위한 일렉트로마이크레이션 대책 등이 향후 중요한 과제가 될 것이다.
- 패키지 기판은 2.5D구현의 과제인 코스트와 전기 특성을 해결하는 제안이 각종 이루어지고 있고 활기를 보인다. 2.1D를 필두로 미세화도 꾸준히 진행 중이다. 전송선로를 형성할 필요가 있는 패키지 배선에 있어서는, 패키지 기판의 중요성은 계속 높다.
- 파워반도체에는 독자적인 모듈화 기술이 필요함. 기본적으로 개별 대응 구조가 되므로 로드맵으로서는 나타내기 어렵지만, 지속해서 성장을 전망할 수 있는 시장이 되고 있다. 또한 SiC, GaN 등의 와이드 밴드 갭 반도체 실용화에 따라 패키지 구성부품이나 재료의 내열성 요구가 월등히 엄격해지고 있다.

1. 해당 담당 분야 표준화 활동 현황

가. TC 조직 구성

- IEC TC91(전자실장기술:Electronics assembly technology)은 1990년에 설립되었으며 전기전자 회로기판, 소재, 패키징, 모듈, 전자실장, 자동화 관련 국제 표준화를 진행하였다.
- 의장국 : 독일 (의장 : Udo Welzel)
- 간사국 : 일본 (간사 : Masahide Okamoto)
- P멤버 : 12개국 (한국, 미국, 독일, 중국, 일본, 영국, 프랑스, 핀란드 등)
- O멤버 : 18개국 (오스트리아, 덴마크, 스웨덴, 폴란드, 터키 등)

나. WG 및 임원 현황

- TC91 의장은 독일 Bosch의 Udo Welzel이며, 간사는 일본 히타치의 Masahide Okamoto 이다.

[표 6] TC91 의장 및 간사

Role	Name	Term Of Office	NC
Chair	Mr Udo Welzel	2024-06-30	DE
Secretary	Mr Osamu IKEDA	-	JP
Technical Officer	Ms Suzanne Yap	-	XC

○ TC91은 총 12개 WG으로 구성되어 있으며, 이민수 박사가 WG5 컨비너로 임원을 수행 중이다.

[표 7] WG 및 컨비너

Label	Title	명칭	Convenor	NC
WG1	Requirements for electronic components	전자부품 요구사항	Walter Huck	DE
WG2	Requirements for electronics assemblies	전자실장품 요구사항	Emma Hudson	GB
WG3	Measuring and test methods for electronics assemblies	전자실장품 측정 및 시험방법	Hisao Kasuga	JP
WG4	Printed boards and materials	회로기판 및 소재	Douglas J Sober	US
WG5	Terms and definitions	용어	Min-su Lee	KR
WG6	Device Embedding assembly technology	부품내장 실장기술	Hisao Kasuga	JP
WG10	Measuring and test methods for printed boards and printed board materials	회로기판 및 소재의 측정과 시험방법	Jianwei Cai	CN
WG12	Design methodology and data transfer of circuit boards and circuit board assemblies	회로기판 및 실장 설계, 데이터 전송	Satoshi Kojima Mitsuru Takahashi	JP JP
WG13	Design Automation: Component, Circuit and System Description Language	설계자동화: 부품, 회로 및 시스템 언어	Dennis B Brophy Genichi Tanaka	US JP
WG15	Design Automation: Testing of Electrotechnical Products	설계자동화: 전자제품 시험	Chris Gorringer Osamu Karatsu	GB JP
JWG9	Optical functionality for electronic assemble	전자실장품의 광학적 기능	Hideo Itoh	JP
AG16	Standardization Strategy	표준화 전략	Walter Huck	DE

다. 담당분야 프로젝트 리스트

○ TC91에서 현재 진행 중인 프로젝트는 총 32건이며, 우리나라에서는 “IEC TR 61189-2-720 Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-720: Detection of defects in interconnection structures by measurement of capacitance”를 포함하여 총 8건의 표준문서를 진행 중이다.

[표 8] TC91 진행 중인 프로젝트

TC91 Work Programme generated on 2023-09-25				
Project Reference	Title	Current Stage	Working Group	Project Leader
PNW 91-1892 ED1	Materials for printed boards and other interconnecting structures – Part 2-XX: Reinforced base materials clad and unclad – Halogenated modified or unmodified resin system, woven E-glass laminate sheets of defined dissipation factor (less than 0,005 at 10 GHz) and flammability (vertical burning test), copper-clad for high speed applications	PNW	WG 4	Min-su Lee
IEC 60068-2-83 ED2	Environmental testing – Part 2-83: Tests – Test Tf: Solderability testing of electronic components for surface mounting devices (SMD) by the wetting balance method using solder paste	ACD	WG 3	Hideyuki NAGAI
IEC 60068-2-88 ED1	ENVIRONMENTAL TESTING – Part 2-88: Tests – Test XD: Resistance of components and assemblies to liquid cleaning media	CD	WG 3	Walter Huck
IEC TR 60068-3-15 ED1	ENVIRONMENTAL TESTING – Part 3-15: Supporting documentation and guidance – Vacuum-assisted reflow soldering	RDTR		
IEC TR 60068-3-82 ED1	Supporting documentation and guidance – Confirmation of the performance of whisker test method	ADTR	WG 3	Ichizo Sakamoto
IEC 60194-2 ED2	Electronic assembly, design and circuit boards – Vocabulary – Part 2: Common usage in electronic technologies as well as electronic assembly technologies	TCDV	WG 5	Min-su Lee
IEC 61188-6-3 ED1	Circuit boards and circuit board assemblies – Design and use – Part 6-3: Land pattern design – Description of land pattern for through hole components (THT)	CCDV	WG 12	Michael Schleicher
IEC 61189-2-720 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-720: Detection of defects in interconnection structures by measurement of capacitance	AFDIS	WG 10	Hyun Ho Kim
IEC 61189-2-805 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-805: X/Y CTE Test for Thin Base Materials by TMA	APUB	WG 10	Min-su Lee

TC91 Work Programme generated on 2023-09-25				
Project Reference	Title	Current Stage	Working Group	Project Leader
IEC 61189-2-808 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-808: Thermal resistance of an assembly by thermal transient method	AFDIS	WG 10	Hyun Ho Kim
IEC 61189-2-809 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-809: X/Y Coefficient of Thermal Expansion Test (CTE) for Thick Base Materials by TMA	AFDIS	WG 10	gao yuan
IEC 61189-3-302 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 3-XXX:-Detection of plating defects in unpopulated circuit boards by computed tomography (CT)	ACD	WG 10	guo xiaoyu
IEC 61249-2-52 ED1	Materials for printed boards and other interconnecting structures – Part 2-52: Reinforced base materials clad and unclad – Thermosetting hydrocarbon resin system, woven E-glass reinforced laminate sheets of defined flammability (vertical burning test), copper-clad	CD	WG 4	wang jun
IEC 61249-2-53 ED1	Materials for printed boards and other interconnecting structures – Part 2-53: Reinforced base materials clad and unclad – PTFE unfilled laminate sheets of defined flammability (vertical burning test), copper-clad	ACD	WG 4	wang jun
IEC 61249-3-6 ED1	Materials for printed boards and other interconnecting structures – Part 3-6: Sectional specification set for unreinforced base materials, clad and unclad – PTFE unfilled laminate sheets of defined flammability (vertical burning test), copper-clad	ACD	WG 4	Shenxing Liu
IEC 61523-1 ED3	Delay and power calculation standards – Part 1: Integrated Circuit (IC) Open Library Architecture (OLA)	BPUB	WG 13	–
IEC 61523-4 ED2	Delay and power calculation standards – Part 4: Design and Verification of Low-Power, Energy-Aware Electronic Systems	BPUB	WG 13	–
IEC 61691-1-1 ED3	Behavioural languages – Part 1-1: VHDL Language Reference Manual	BPUB	WG 13	–

TC91 Work Programme generated on 2023-09-25				
Project Reference	Title	Current Stage	Working Group	Project Leader
IEC 61760-1 ED4	Surface mounting technology – Part 1: Standard method for the specification of surface mounting components (SMDs).	ACD	WG 1	Udo Welzel
IEC TR 61760-5-1 ED1	IEC/TR 61760-5-1 Ed. 1.0: SURFACE STRAIN ON CIRCUIT BOARDS – Part 1: Strain gauge measurement applied to chip components	RDTR	–	–
IEC 62530-2 ED2	SystemVerilog – Part 2: Universal Verification Methodology Language Reference Manual	BPUB	WG 13	–
IEC TS 62878-2-10 ED1	Device embedding assembly technology – Part 2-10: Design specification for cavity substrate	RDTS	WG 6	Hyun Ho Kim
IEC 62878-2-603 ED1	Device embedding assembly technology – Part 2-603: Guideline for stacked electronic module – Test method of intra-module electrical connectivity	TCDV	WG 6	Yoshihisa KATOH
IEC 63055 ED2	Format for LSI-Package-Board Interoperable design	BPUB	WG 13	–
IEC 63215-1 ED1	Endurance test methods for die attach materials – Part 1: General specification	ACD	WG 3	Yoshiharu Kariya
IEC 63215-2 ED1	Endurance test methods for die attach materials – Part 2: Temperature cycling test method for die attach materials applied to discrete type power electronic devices	CFDIS	WG 3	Hiroshi Nishikawa
IEC 63215-3 ED1	Endurance test methods for die attach materials – Part 3: Power cycling test method for die attach materials applied to discrete type power electronic devices	PCC	WG 3	Hiroshi Nishikawa
IEC 63215-5 ED1	Endurance test methods for die attach materials – Part 5: Temperature cycling test methods for die attach materials (system soldering interconnection) applied to module type power electronic devices	PRVC	WG 3	Hiroyuki Takahashi
IEC 63251 ED1	Test method for mechanical property of flexible opto-electric circuit boards under thermal stress	CFDIS	WG 10	Young-Min Im
IEC 63501-2416 ED1	Power Modeling to Enable System Level Analysis	BPUB	–	–
IEC 63504-2804 ED1	Software-Hardware Interface for Multi-Many-Core	BPUB	–	–
IEC 63516 ED1	Fixed folding Durability test method for flexible opto-electric circuit boards	ACDV	WG 10	Young-Min Im

라. 우리나라 국제표준 전문가 참여현황

- 한국실장산업협회 이민수 박사는 2011년부터 WG5(용어)의 컨비너로 임원을 수행 중이며, WG5과 WG10에서 프로젝트 리더로 표준문서를 담당하고 있다.
- 한국실장산업협회 김현호 박사는 TC91 최초의 국제표준인 “부품내장모듈의 전기적 테스트 방법”을 포함한 8종을 제정 완료하였으며, WG10(기판과 소재 시험), WG6(부품내장기술), WG5(용어)에서 이민수 박사, 김현호 박사, 임영민 박사가 다수의 표준문서의 PL로 담당하고 있다.

[표 9] TC91 국내제안 국제표준 현황(완료)

TC91 Project Files generated on 2022-08-30			
Project Reference	Title	PL	Current Stage
IEC 60194-1:2021 ED1	Printed boards design, manufacture and assembly – Vocabulary – Part 1: Common usage in printed board and electronic assembly technologies	이민수	PPUB
IEC 60194-2 ED2	Printed boards design, manufacture and assembly – Vocabulary – Part 2: Common usage in electronic technologies as well as printed board and electronic assembly technologies	이민수	ACD
IEC 61189-2-805 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-805: X/Y CTE Test for Thin Base Materials by TMA	이민수	APUB
IEC 61189-2-808 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-808: Thermal resistance of an assembly by thermal transient method	김현호	PCC
IEC 62878-1:2019 ED1	Device embedding assembly technology – Part 1: Generic specification for device embedded substrates	김현호	PPUB
IEC TR 62878-2-2:2015 ED1	Device embedded substrate – Part 2-2: Guidelines – Electrical testing	김현호	PPUB
IEC TR 62878-2-7:2019 ED1	Device embedding assembly technology – Part 2-7: Guidelines – Accelerated stress testing of passive embedded circuit boards	이민수	PPUB
IEC TR 62878-2-8:2021 ED1	Device embedding assembly technology – Part 2-8: Guidelines – Warpage control of active device embedded substrate	이민수	PPUB
IEC 63251 ED1	Test Method for Mechanical Property of Flexible Opto-Electric Circuit Boards under Thermal Stress	임영민	AFDIS

- TC91은 전자실장 산업계, 학계, 연구기관을 중심으로 모두 21명의 전문위원이 활동 중이다.
한국실장산업협회는 2020년 표준개발협력기관(COSD) 및 간사기관으로 신규 지정되어 국가표준 및 국제표준 문서의 제정, 개정, 폐지 등을 담당하고 있다.

[표 10] TC91 표준전문가

구분	성명	소속	직위	WG/JWG/AG
위원장	이민수	한국실장산업협회	본부장	1~6,10,12~15,9,16
위원	이상명	LG이노텍	책임연구원	6
위원	이영재	다무라케미컬코리아	이사	2, 3
위원	김민성	대덕전자	상무	10
위원	성락선	두산전자	수석연구원	3, 4, 10
위원	변정수	해성디에스	전무	1, 6, 10
위원	정원근	삼성전자	수석연구원	3, 6, 10
위원	이종태	심텍	수석연구원	3, 6, 10
위원	양호민	에이티앤에스코리아	책임연구원	3, 6
위원	남대우	인터플렉스	차장	4, 10, 12
위원	정운석	호진플라텍	전무	3, 10
위원	김현호	한국실장산업협회	협회장	1~6,10,12~15,9,16
위원	이상운	한국기계전기전자시험연구원	수석연구원	3, 10
위원	차상석	한국실장기술연구소	연구소장	2, 4, 6
위원	임영민	한국전자기술연구원	수석연구원	3, 4, 5, 6, 10
위원	손윤철	조선대학교	교수	2, 3, 4, 10
위원	박화선	성균관대학교	교수	6
위원	안철현	삼성전기	수석연구원	6
위원	이진호	한국전자기술연구원	기술고문	1, 2, 3
위원	이경희	한국실장산업협회	팀장	1~6,10,12~15,9,16

2. 표준화 프로젝트 대응 현황

가. 2023년 주요 표준개발 현황

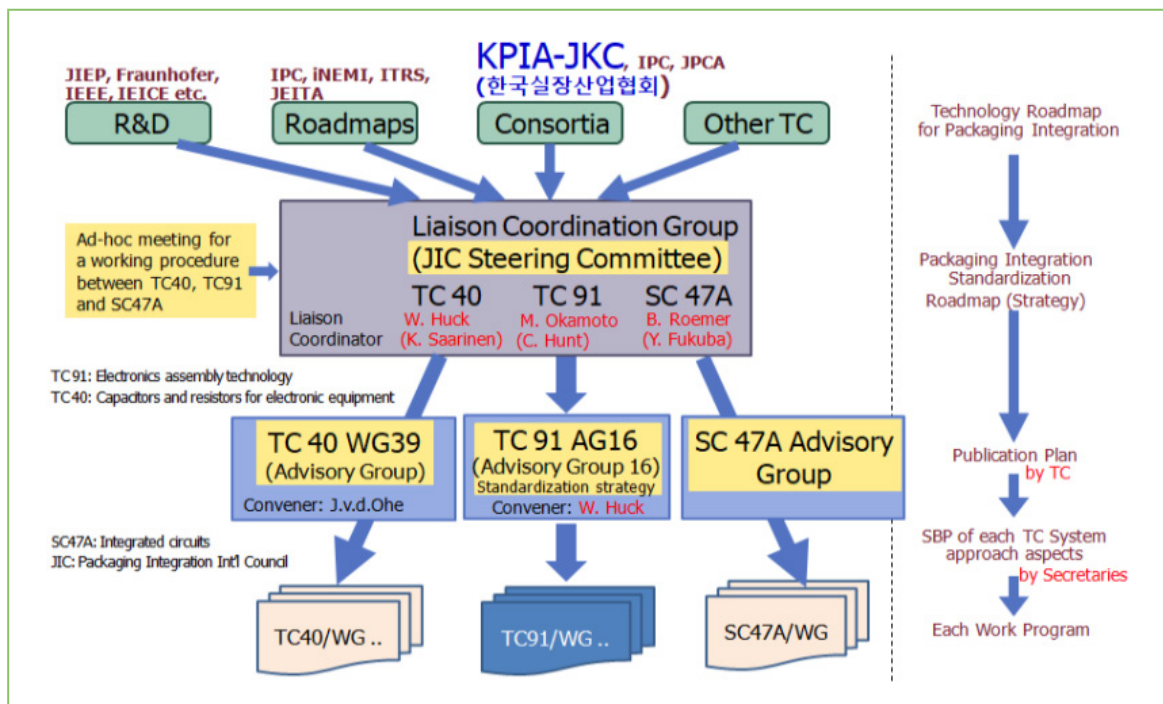
- 현재 진행 중인 국제표준 프로젝트는 총 8종으로, 김현호 박사가 “캐비티기판의 설계 지침”을 포함하여 3종, 이민수 박사가 “TMA를 이용한 X/Y CTE 시험 방법”을 포함하여 2종, 임영민 박사가 “유연 광전 기판 시험 방법” 1종을 진행 중이다.

[표 11] TC91 진행 중인 국내제안 표준

TC91 Work Programme generated on 2023-09-25				
Project Reference	Title	Current Stage	Working Group	Project Leader
PNW 91-1892 ED1	Materials for printed boards and other interconnecting structures – Part 2-XX: Reinforced base materials clad and unclad – Halogenated modified or unmodified resin system, woven E-glass laminate sheets of defined dissipation factor (less than 0,005 at 10 GHz) and flammability (vertical burning test), copper-clad for high speed applications	PNW	WG 4	Min-su Lee
IEC 60194-2 ED2	Electronic assembly, design and circuit boards – Vocabulary – Part 2: Common usage in electronic technologies as well as electronic assembly technologies	TCDV	WG 5	Min-su Lee
IEC 61189-2-720 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-720: Detection of defects in interconnection structures by measurement of capacitance	AFDIS	WG 10	Hyun Ho Kim
IEC 61189-2-805 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-805: X/Y CTE Test for Thin Base Materials by TMA	APUB	WG 10	Min-su Lee
IEC 61189-2-808 ED1	Test methods for electrical materials, printed board and other interconnection structures and assemblies – Part 2-808: Thermal resistance of an assembly by thermal transient method	AFDIS	WG 10	Hyun Ho Kim
IEC TS 62878-2-10 ED1	Device embedding assembly technology – Part 2-10: Design specification for cavity substrate	RDTS	WG 6	Hyun Ho Kim
IEC 63251 ED1	Test method for mechanical property of flexible opto-electric circuit boards under thermal stress	CFDIS	WG 10	Young-Min Im
IEC 63516 ED1	Fixed folding Durability test method for flexible opto-electric circuit boards	ACDV	WG 10	Young-Min Im

나. 한국 주도 국제표준 개발 현황

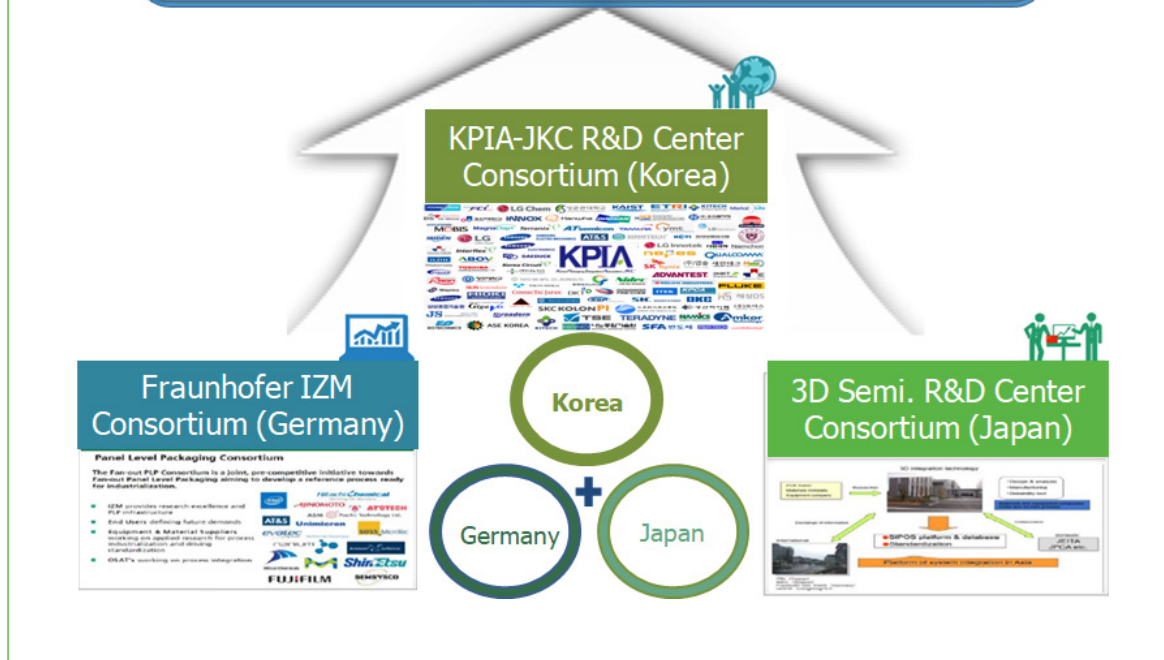
- 한국실장산업협회는 2016년부터 IEC TC91, IEC TC40, IEC/SC47A 국제표준 협의기구인 LCG(Liaison Coordination Group) 참여기관으로 전문위원회 구성 및 운영을 지원*하고, IEC TC91에서 수행되는 표준화 활동에 대해 국내 대응 전략 수립 및 대응, 관련 표준의 확산에 기여하고 있다.
- 국가표준기술력향상사업을 통해 IEC TC91 대상 2종의 국제표준 개발을 진행하였으며, IEC TC91에서 발행한 국제표준의 국가표준(KS) 도입을 위한 부합화 표준개발이 진행 중이다.



[그림 11] Liaison Coordination Group의 협의체 구성현황

- 한·독·일 공동 실장 기술 및 표준 개발 프로젝트 진행하고 있다. IEC TC91 WG6(부품내장기술:Device Embedding assembly technology)에서 DEM(Device Embedded Module) 프로젝트를 한국, 독일, 일본이 공동으로 진행하고 있다. 4차 산업을 위한 핵심 융합부품 기술을 한국실장산업협회, 프라운호프IZM, 일본3D센터가 공동 기술개발 및 표준 개발함으로 향후 Stacked DEM, FODEM(Fan Out DEM) 등 관련 기술교류 확대 및 국제표준 추진 예정이다.

International Joint Development & Network



[그림 12] 한독일 전자실장기술 컨소시엄

- 4차 산업의 구현을 위해서는 부품의 집적화, 소프트웨어와 연계된 부품모듈의 지능화, 새로운 기능 구현, 저가격화 등 다양한 기능이 요구되며, 융합부품을 위한 고집적 전자실장기술은 이들 요구에 최적화한 전자실장기술 솔루션을 제공함으로써, 스마트 웨어러블 디바이스, 스마트카, 스마트센서, IOT, 5G 등의 다양한 응용분야에서 활용될 것이다.
- 세계 디바이스 산업 시장과 주력 품목의 성장 둔화로 급변하는 디바이스 산업과 기술, 그리고 국가적 미래수요에 대응하기 위한 스마트 융복합 산업의 미래비전과 전략이 현재 산업부 및 미래부에서 수립되고 있는 상황으로 반도체융합부품 전자실장기술에 대한 국제표준 추진전략의 수립 및 해법 제시가 필요하다.
- 일본은 고부가가치의 미래형 융합부품 시장에서의 주도권을 잡기 위하여 제품 및 시험방법의 표준화를 주도하고 있다.
- 애플, 구글 등 융합 선도기업들은 글로벌시장 주도권을 확보하였으나, 융합실장기술 대응이 미흡한 기업들은 시장경쟁력 상실하였다. 이에 따라, 美, 日 등 선진국들도 융합의 중요성을 인식, 융합부품 전자실장기술을 통한 산업발전전략을 중점 추진 중이다.
- 반도체융합부품산업은 새로운 성장동력을 창출하는 핵심 수단으로 IT 융합 등으로 기존 주력산업을 프리미엄 산업으로 재편하고, 새로운 비즈니스 모델 창출을 통한 시장경쟁력 확보하여 전통산업을 부활시키고, 친환경, 건강·복지, 문화·예술 등 다양한 사회적 수요에 대한 해결 수단으로 기대된다.
- 미래의 세계는 융합을 기반으로 하는 창의와 개념의 시대로 글로벌 경쟁의 패러다임이 급격히 변화하는 융복합 시대로 가속화되고 있음. 투입 측면에서 기술간 융복합화에서 산출 측면에서 제품과 제품, 제품과 서비스, 서비스와 서비스 간의 융복합으로 진화 중이다.
- 스마트융복합산업은 전기전자산업 및 전기전자부품 산업의 새로운 성장 모멘텀을 확보할 수 있는 기회를 제공할 것이며, 새로운 융합비즈니스 모델 창출을 통해 글로벌 시장경쟁력 확보하여 이종기술 · 산업 간의 융 · 복합 전자실장기술화로 다양한 신시장 창출로 성장 기반 확충이 기대된다.

- 부품의 융·복합 전자실장 기술을 통해 스마트 융복합 산업의 기술 고도화, 다양한 기능의 구현이 가능하여 소비자 욕구에 부합하는 제품·서비스 제공이 가능하다. 또한, 친환경, 건강증진, 편리, 인간중심 등 개인의 삶의 질을 향상하게 하는 새로운 가치 창출이 가능하다.
- 5G 환경에서의 스마트기기 등 전자산업의 성장에 따른 전자제품 경박단소화가 가속화됨에 따라 전자실장모듈의 고다층화, 고집적화 및 차세대 융합부품 개발과 함께 전문가들과 표준 전략을 추진함으로써 글로벌시장 경쟁력 강화 및 관련분야의 기술표준 보급의 활성화가 필요하다.
- 우리의 강점인 자동차, 스마트폰, 메모리 기술을 활용하여 미래 유망시장에 필요한 저전력, 초고속 반도체 개발을 통한 경쟁력 확보가 중요하며, 이러한 신기술에 대한 표준을 선점할 수 있는 전략이 필요하다.
- 현재 IoT 및 웨어러블 소자 시장은 주로 Intel, Qualcomm, Annapurna 등의 미국 기업이 주도하고 있으나 해외 선도기업의 국제표준 개발 활동은 미비한 상황이다. 이에 따라 IoT 및 웨어러블 기기의 핵심 부품인 반도체 및 센서의 성능·신뢰성 평가에 대한 국제표준 개발이 필요하다.
- 자동차 반도체의 경우 차량용 전장 시스템의 기능 안전성 표준의 개정 표준이 제정되고 있는 상황으로 자율 주행 차량 시대를 대비하기 위한 전장용 전자실장기술개발, 표준화 및 사업화에 대한 수요에 대해 국내 산업의 빠른 대응이 필요하다.
- 선진국의 주요 기업에서는 측정 장비 및 평가 방법의 표준화를 통해 측정 장비 시장에서의 지배력을 확대하고 있으며, 또한 자국에서 개발하는 반도체 관련 부품의 적합성 및 신뢰성 기준에 맞는 부품 공급을 요구함으로써 해외업체의 자국 진입에 대한 장벽으로 작용할 수 있다.
- 치열해지는 국제표준 전쟁 속에서 우리나라가 전기전자 분야 선두 자리를 지키기 위해서는 전자산업 발전의 핵심기술력이 되는 전자실장 기술을 바탕으로 국제표준을 추진하여야 함. 따라서 과거의 제품경쟁, 기술경쟁에서 현재의 표준경쟁으로 변화한 만큼 세계시장을 선도할 수 있도록 전자실장 분야 표준화에 대한 지속적인 정부지원과 차별화된 국제표준화 전략이 필요하다.
- IEC TC91(전자실장기술) 에서도 전자기기의 고성능화, 소형화, 저전력화 및 스마트화를 목표로 다양한 기능의 시스템을 하나로 집적하는 반도체융합부품 논의가 확장 중이다.
- IEC TC91 표준 동향 분석 리포트 작성, 산업계 표준 문의 등의 민원 대응, 전자실장 기술 전문가 초청 세미나 개최, 산업계 인력양성을 위한 교육 개최 등 다양한 활동을 통해 국가의 정책 대응 활동에 참여하고자 한다.

- IEC TC91의 효율적인 운영을 위한 기술적 및 정책적 지침, 권고 및 전문가 자문, 분쟁 해결방안 등을 제공하고자 한다.
- 표면실장 솔더조인트에 관한 시험방법 등 다양한 전자실장 관련 국가표준의 전문가 점검을 통해 표준 기술 논의 활성화 및 산업계의 표준 제·개정 의견 수렴 및 반영을 활성화하고자 한다.
- 세계 최고 기술력을 가진 국내 전자실장 산업계의 원자재, 디자인, 조립, 검사와 신뢰성 테스트에 대한 표준 확인으로 관련 국제규격 및 각종 기술자료 등을 참조하여 국내 산업계 실정에 맞는 표준을 추진하고자 한다.
- 5G 환경에서의 스마트기기 등 전자산업의 성장에 따른 전자제품 경박단소화가 가속화됨에 따라 전자 전자실장 기술의 고다층화, 고집적화 및 차세대 융합부품 개발과 함께 표준개발 로드맵 작성을 추진하고 있다.
- 융합부품 표준기술 전문가 초빙 기술표준 세미나 개최를 통한 산업계 표준 관심 제고 및 국제표준회의 참여와 개최를 통한 전문가 국제협력이 강화되었다.
- 산학연 연구개발 체계구축 활성화와 상호 보완적인 공동 연구와 사업화를 통하여 관련 기술 및 파급 기술에 대한 기술력이 향상되었다.
- 국제규격에 부합되는 국가표준 제정 및 보급을 통해 다양한 실장 업체의 표준 참여 확대. 표준 전문위원회 내용의 발간 및 배포와 더불어 국제표준화 활동 현황 및 기술 동향 등 표준화 정보를 산학연에 제공하고 있다.
- 표준화 관련 전문 연구인력 배출 및 양성 : 전자 실장 산업체 담당자들 대상으로 표준화의 중요성, 국제표준화 활동내용 및 국가표준 도출방안 등 표준화 프로세스에 대한 교육으로 인해 국내 융합부품산업체의 경쟁력 강화하고 있다.
- 산·학·연·관 중심의 차세대융합부품 전자실장 기술 국내외 표준활동을 통해 국내융합부품산업을 대변하고 국제표준활동을 주도할 국제표준 전문인력 양성하고 있다.
- 산·학·연·관 구성의 표준기술전문위원회를 통한 국제표준 선점 및 활동을 강화하고 있다.
 - 첨단 기술의 산업계 정보공유 및 관련 표준의 산업계 홍보를 보급하고 있다.
 - 동북아지역 차세대융합부품 전자실장기술 국제표준 전문가 컨소시엄을 구축하고 있다.

- 반도체실장기술지원센터 등을 활용하여 중소기업의 차세대 융합부품 개발 및 제품화 실현을 지원하고 중소기업의 표준공정/테스트 프로세스 보급을 통해 제품 수율을 향상. 소재-공정-장비 기술개발 결과를 표준화 활동으로 확대 및 표준 보급을 확산하고 있다.
- 스마트 융복합부품 산업의 글로벌 거점 육성 및 전자실장산업 발전을 위해 반도체융합부품 전자실장 기술지원센터가 완공되었다. (2020년 5월)
 - 중소/중견기업 반도체 전자실장 기술 연구개발 지원 및 네트워크가 활성화되었다.
 - 차세대 패키지 시제품 제작지원, 신뢰성 시험 및 성능평가 전주기적 기술지원
 - 기 구축 장비 연계활용 애로기술, 표준화, 인력양성, 신기술 정보제공 및 네트워크



[그림 13] 반도체실장기술지원센터

Technical Committee Trend Report

Electric
Electronics
전기전자

TC동향보고서
TC 91